

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-125307

(43)Date of publication of application : 17.05.1996

(51)Int.Cl.

H05K 3/18
C23C 18/18
C23C 28/00
C23C 28/02
H05K 1/03
H05K 3/38

(21)Application number : 06-294092

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 29.11.1994

(72)Inventor : YOSHIZAWA IZURU
TAKAHASHI HIROAKI
KAWAHARA TOMOYUKI

(30)Priority

Priority number : 06 9146
06203655Priority date : 31.01.1994
29.08.1994

Priority country : JP

JP

(54) MANUFACTURE OF CERAMIC WIRING BOARD

(57)Abstract:

PURPOSE: To provide a manufacturing method of a ceramic wiring board for forming a conductor layer by applying electroless copper plating wherein a conductor layer with stable and firm adhesion can be formed on a smooth ceramic substrate surface which is not roughened without requiring a special atmosphere such as a reducing atmosphere.

CONSTITUTION: A ceramic wiring board is manufactured by forming a foundation layer containing bismuth and copper on the surface of a ceramic substrate, thermally treating it at 600 to 1100° C in an oxidative atmosphere, immersing it in a reducing solution for reduction treatment and applying electroless copper plating to it.

LEGAL STATUS

[Date of request for examination] 24.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3152089

[Date of registration] 26.01.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The process of the ceramic patchboard which forms the substrate layer containing a bismuth and copper in the front face to a ceramic substrate, then heat-treats at 600-1100 degrees C in an oxidizing atmosphere, is immersed into a reducing solution next, carries out reduction processing, and is characterized by subsequently performing non-electrolytic copper plating.

[Claim 2] The process of the ceramic patchboard according to claim 1 characterized by being the approach the approach of forming the substrate layer containing an aforementioned bismuth and copper coats and forms the ingredient containing both the metal component of a bismuth and copper in a ceramic substrate front face.

[Claim 3] The process of the ceramic patchboard according to claim 1 characterized by being the approach the approach of forming the substrate layer containing an aforementioned bismuth and copper forms a copper content layer in a ceramic substrate front face, and then forms a bismuth content layer on this copper content layer.

[Claim 4] The process of the ceramic patchboard according to claim 1 characterized by being the approach the approach of forming the substrate layer containing an aforementioned bismuth and copper forms a bismuth content layer in a ceramic substrate front face, and then forms a copper content layer on this bismuth content layer.

[Claim 5] The process of a ceramic patchboard given in either from claim 1 characterized by being the metal copper powder by which the copper component which forms the substrate layer containing a bismuth and copper was processed using the ethylenediamine system chelating agent to claim 4.

[Claim 6] The process of a ceramic patchboard given in either from claim 1 characterized by being the metal copper powder with which the copper component which forms the substrate layer containing a bismuth and copper deposited from the nonelectrolytic plating liquid containing an ethylenediamine system chelating agent to claim 4.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the process of the ceramic patchboard which performs especially non-electrolytic copper plating and forms a conductor layer about the process of the ceramic patchboard used as electronic parts.

[0002]

[Description of the Prior Art] When performing non-electrolytic copper plating to a ceramic substrate front face and forming a conductor layer in it conventionally, it is common to secure the adhesion force of a conductor layer and a ceramic substrate according to the so-called anchor effect by split-face-izing a ceramic substrate front face by approaches, such as a chemical etching method immersed in elevated-temperature solutions, such as fluoric acid, a phosphoric acid, and a sodium hydroxide, in a ceramic substrate.

[0003] However, since split-face-izing a ceramic substrate front face has the problem of spoiling a RF property, development of the process of the ceramic patchboard which can form the conductor layer firmly stuck to the smooth ceramic substrate front face as much as possible is desired. Then, various researches are made about pretreatment of non-electrolytic copper plating, the substrate stratification, etc. as an approach of forming the conductor layer which was excellent in adhesion, without split-face-izing, for example, the proposal of JP,63-4336,B, JP,4-82043,B, JP,3-69191,B, etc. is made.

[0004] The paste which contains at least one sort of components of the compound of Cu, Zn, Cd, Pb, or Bi in JP,63-4336,B is applied to a ceramic substrate. Then, it heat-treats in a non-oxidizing atmosphere at the temperature within the limits of 350-900 degrees C. The particle of at least one sort of metals of Cu, Zn, Cd, Pb, and Bi or an alloy is deposited. Then, permutation processing which permutes the front face of the above-mentioned metal or the metal of an alloy by either [at least] Pd or Pt in the solution containing one [at least] ion of Pd or Pt is performed. The manufacture approach of the ceramic electronic parts which furthermore form the metal electrode of nickel, cobalt, or copper with nonelectrolytic plating is indicated. However, since it needs to be heat-treated in a non-oxidizing atmosphere in this case, Although there is a trouble that a manufacturing installation and a production process become complicated and it is further presumed because the adhesion of a substrate layer and a ceramic substrate is spoiled by permutation processing permuted by either [at least] Pd or Pt Maximum is also area (0.53kg/4mm²) extent of 2.75kg / 5phi, and, as for tensile strength, the example of JP,63-4336,B is asked for improvement in the further adhesion in recent years so that it may see.

[0005] The approach of heat-treating at 900-1200 degrees C after metal thin film formation by the nonelectrolytic plating method on a ceramic front face to JP,4-82043,B, and making form a chemical bond between a ceramic and a metal thin film, etching chemically after that, removing this metal thin film, and metalizing a ceramic front face by the nonelectrolytic plating method after that is indicated. However, in the case of this approach, there is a problem that it is difficult for the inclination for which it depends on the thickness of the metal thin film formed greatly to have that adhesion force, and to acquire the stable adhesion force.

[0006] Moreover, the method of performing non-electrolytic copper plating to JP,3-69191,B at an alumina substrate, heat-treating in an oxidizing atmosphere at 300-900 degrees C subsequently, processing at 200-900 degrees C among a reducing atmosphere further, performing non-electrolytic copper plating subsequently, and performing electrolytic copper plating after an appropriate time is indicated. However, although it was presumed because the wettability of the front face of the metal membrane obtained becomes low since reduction processing was performed at 200-900 degrees C and an elevated temperature, the trouble that a manufacturing installation and a production process become complicated in order to perform processing in a reducing atmosphere in the case of this approach, and, there was a trouble that the adhesion force between the substrate layer which finished reduction processing, and the non-electrolytic copper plating film formed on it was inadequate.

[0007]

[Problem(s) to be Solved by the Invention] It is the process of the ceramic patchboard which this invention performs non-electrolytic copper plating in view of the above-mentioned situation, and forms a conductor layer, and is making into the technical problem to develop the process of the ceramic patchboard which can form a conductor layer with the stable firm adhesion force in a smooth ceramic substrate front face which does not need special ambient atmospheres, such as a reducing atmosphere, and has not performed roughening processing.

[0008]

[Means for Solving the Problem] The substrate layer containing a bismuth and copper is formed in the front face to

a ceramic substrate, and then it heat-treats at 600–1100 degrees C in an oxidizing atmosphere, and next, it is immersed into a reducing solution, reduction processing is carried out, and the process of the ceramic patchboard of invention concerning claim 1 is characterized by subsequently performing non-electrolytic copper plating.

[0009] The process of the ceramic patchboard of invention concerning claim 2 is characterized by being the approach the approach of forming the substrate layer containing a bismuth and copper coats and forms the ingredient containing both the metal component of a bismuth and copper in a ceramic substrate front face in the process of a ceramic patchboard according to claim 1.

[0010] The process of the ceramic patchboard of invention concerning claim 3 is characterized by being the approach the approach of forming the substrate layer containing a bismuth and copper forms a copper content layer in a ceramic substrate front face, and then forms a bismuth content layer on this copper content layer in the process of a ceramic patchboard according to claim 1.

[0011] The process of the ceramic patchboard of invention concerning claim 4 is characterized by being the approach the approach of forming the substrate layer containing a bismuth and copper forms a bismuth content layer in a ceramic substrate front face, and then forms a copper content layer on this bismuth content layer in the process of a ceramic patchboard according to claim 1.

[0012] The process of the ceramic patchboard of invention concerning claim 5 is characterized by being the metal copper powder with which the copper component which forms the substrate layer containing a bismuth and copper was processed in the process of the ceramic patchboard of a publication by either from claim 1 to claim 4 using the ethylenediamine system chelating agent.

[0013] The process of the ceramic patchboard of invention concerning claim 6 is characterized by being the metal copper powder with which the copper component which forms the substrate layer containing a bismuth and copper deposited from the nonelectrolytic plating liquid containing an ethylenediamine system chelating agent in the process of a ceramic patchboard given in either from claim 1 to claim 4.

[0014] Hereafter, this invention is explained to a detail. As the quality of the material of the ceramic substrate used by this invention, there is a ceramic of carbide systems, such as a ceramic of nitride systems, such as a ceramic of oxide systems, such as an alumina, a zirconia, cordierite, and barium titanate, and aluminum nitride, silicon nitride, and silicon carbide, etc., and there is especially no limitation, for example.

[0015] Although the substrate layer containing a bismuth and copper is formed in the front face of the above-mentioned ceramic substrate, and the following three kinds can be illustrated as this formation approach, if it is the approach of forming the substrate layer containing a bismuth and copper, there will be especially no limitation.

** For example, the approach of forming the layer in which is coated with the ingredient containing both the metal component of bismuths, such as a mixed resinate paste which mixed the bismuth resinate paste and the copper resinate paste, and copper, and a bismuth and copper are intermingled at a single process.

** How to form the substrate layer which contains a bismuth and copper by forming a copper content layer and then forming a bismuth content layer on a copper content layer.

** How to form the substrate layer which contains a bismuth and copper by forming a bismuth content layer and then forming a copper content layer on a bismuth content layer.

[0016] and the means forming of the layer to which a bismuth and copper are intermingled in the copper content layer for forming the substrate layer containing a bismuth and copper, and a bismuth content layer list — being related — especially — limitation — there is nothing — for example, a nonelectrolytic plating method, a spatter, metal mull technique, and organic metal resinate (or the paste) — it can form by law etc. ** and like the approach of **, a copper content layer forms only in the part used as a circuit pattern, and when forming the bismuth content layer all over the ceramic substrate and heat treatment and reduction processing are performed one by one at a back process, in the case of the approach of forming independently a copper content layer and a bismuth content layer, a bismuth-oxide simple substance (a part — a metal bismuth exists) is formed in parts other than the circuit pattern section. On this bismuth-oxide simple substance, non-electrolytic copper plating cannot deposit and the part in which, as for the bismuth-oxide simple substance, only the bismuth content layer is formed in the function of plating resist of non-electrolytic copper plating of the acid since quick etching is possible can be achieved.

[0017] Moreover, there is especially no limitation also about the thickness of the layer in which the copper content layer, the bismuth content layer, the bismuth, and copper for forming the substrate layer containing a bismuth and copper are intermingled. However, when forming a copper content layer on the surface of a ceramic substrate like above ** and then forming a bismuth content layer on a copper content layer, it is desirable that it is in the range whose thickness of a copper content layer is 0.05–3.0 micrometers, in order to have the adhesion force by which the conductor layer finally obtained was stabilized.

[0018] Moreover, when using a bismuth resinate paste, as for the content of the bismuth under bismuth resinate paste, it is desirable that it is 10 % of the weight or more. When the content of a bismuth is less than 10 % of the weight, since the adhesion force over the ceramic substrate of the conductor layer finally obtained declines, it is not desirable.

[0019] In this invention, after forming the substrate layer containing a bismuth and copper in a ceramic substrate front face, it heat-treats and a bismuth and copper are oxidized. According to this heat treatment process, when the bismuth oxide is spread, a copper oxide generates in the front face of the substrate layer containing a bismuth and copper. It is important to perform this heat treatment at the temperature of 600–1100 degrees C in the oxidizing atmosphere of the atmospheric-air middle class. At the temperature of less than 600 degrees C The adhesion force over the ceramic substrate front face where the conductor layer finally obtained is smooth becomes inadequate. Moreover, at the temperature exceeding 1100 degrees C, copper thermal diffusion becomes remarkable,

and since the copper component which acts as a catalyst of non-electrolytic copper plating in the following non-electrolytic copper plating process does not remain on the maximum front face of a ceramic substrate, the adhesion force becomes too inadequate.

[0020] In this invention, the ceramic substrate which finished the above-mentioned heat treatment is immersed into a reducing solution, and reduction processing is performed. It is returned and the oxide of the copper which exists in the front face of the substrate layer containing a bismuth and copper according to this process serves as metal copper. This metal copper serves as a catalyst nucleus in a next non-electrolytic copper plating process, and the non-electrolytic copper plating of it for which it asks is attained. That what is necessary is just what returns a copper oxide about a reducing solution, although there is especially no limitation, boron hydride ***, hypophosphite liquid, dimethylamine borane liquid, etc. can be used, for example. About the temperature of a reducing solution, although there is especially no limitation, it is desirable for shortening the time amount of reduction processing to carry out at temperature higher than a room temperature.

[0021] Subsequently, non-electrolytic copper plating is performed to the ceramic substrate which finished the above-mentioned reduction processing, and a conductor layer is formed. In addition, a metal layer is further formed on it by approaches, such as electroplating, and you may make it form a conductor layer if needed. And there is especially no limitation about the approach of this non-electrolytic copper plating.

[0022] Furthermore, the adhesion force of the conductor layer finally obtained as it is the metal copper powder which deposited from the nonelectrolytic plating liquid containing the metal copper powder by which the copper component which forms the substrate layer containing an aforementioned bismuth and copper in this invention was processed using the ethylenediamine system chelating agent, or an ethylenediamine system chelating agent rises further and is desirable. Although the ethylenediamine system chelating agent as used in the field of this invention has pointed out the chemical of the ethylenediamine system which can form a copper chelate compound and it does not limit especially as an ethylenediamine system chelating agent, ethylenediamine system chelate compounds, such as ethylenediamine system chelating reagents, such as ethylenediaminetetraacetic acid (it omits Following EDTA) and ethylenediamine 2 acetic acid, and disodium ethylenediaminetetraacetate, can be illustrated. And especially as an approach of processing using an ethylenediamine system chelating agent, although it does not limit, approaches, such as immersion, spreading, and spraying, can be illustrated, for example.

[0023]

[Function] In the process of the ceramic patchboard concerning this invention, although the substrate layer containing a bismuth and copper is formed in a ceramic substrate front face and then being heat-treated at 600-1100 degrees C in an oxidizing quality ambient atmosphere, the oxide of the bismuth oxide and copper is formed of this heat treatment. The wettability of bismuth oxide to a ceramic substrate is good, and it is spread and acts as an adherence agent to a ceramic substrate. Moreover, since the oxide of the bismuth oxide and copper forms a compound, adhesion of these comrades will become firm. Furthermore, since the diffusion rate by the side of the ceramic substrate of the bismuth oxide is quick compared with copper oxide, even if it forms the layer containing a bismuth and copper by which approach of above ** - **, a copper oxide layer will appear in the front face of the substrate layer containing the bismuth and copper after heat treatment.

[0024] In this invention, it is immersed after heat treatment and into a reducing solution, and reduction processing is carried out, and since it has the composition of subsequently performing non-electrolytic copper plating, the oxide layer of the copper which appears in the front face of a substrate layer after heat treatment changes to metal copper by reduction processing. This metal copper acts as a plating catalyst in the non-electrolytic copper plating of the following process. Moreover, that the diffusion rate of the bismuth oxide is quick compared with a copper oxide carries out the operation to which thickness dispersion of a substrate layer mitigates the degree which influences the adhesion force, and the stable adhesion force comes to be acquired.

[0025] And since, as for the part in which a bismuth content layer is formed in all over a ceramic substrate, and only the bismuth content layer is formed if a copper content layer is formed only in the part used as a circuit pattern, non-electrolytic copper plating does not deposit like the approach of above ** and ** in forming independently a copper content layer and a bismuth content layer, the function of plating resist of non-electrolytic copper plating can be achieved.

[0026] That furthermore, it is the metal copper powder which deposited from the nonelectrolytic plating liquid containing the metal copper powder by which the copper component which forms the substrate layer containing a bismuth and copper in this invention was processed using the ethylenediamine system chelating agent, or an ethylenediamine system chelating agent Since a copper chelate compound is formed in the front face of metal copper powder, the oxide of the copper when heat-treating at 600-1100 degrees C among an oxidizing atmosphere cannot become easily in perfect CuO, consequently a copper oxide layer becomes changeable certainly by the next reduction processing at metal copper. Therefore, the metal copper obtained by reduction processing can act certainly as a plating catalyst in the non-electrolytic copper plating of the following process, and can consider firm association as the copper film formed, and can perform improvement in the adhesion force of a conductor layer.

[0027]

[Example] Below, the concrete example and the example of a comparison of this invention are shown.

[0028] (1) The example which formed the substrate layer by coating using the ingredient containing both the metal component of a bismuth (it omits Following Bi) and copper (an example 1 - example 5)

On various kinds of ceramic substrate front faces which omit surface roughening processing and which are shown in Table 1 the Bi resinate paste (product [made from N I KEMUKYATTO], #8365, 20% of Bi content) 2 weight section,

and a copper resinate paste (the product made from N I KEMUKYATTO —) # B and the mixed resinate paste which mixed 8 6% weight sections of 29-Cu content were printed, the circuit pattern was formed, subsequently, 125 degrees C and desiccation for 10 minutes were performed, and the substrate layer in which Bi and copper are intermingled was formed. Then, this substrate was heat-treated in atmospheric air for 850 degrees C and 1 hour, subsequently to a 80-degree C sodium-borohydride water solution (pH12.5), it was immersed for 5 minutes, and reduction processing was performed.

[0029] Non-electrolytic copper plating was performed, on the aforementioned circuit pattern, the copper-plating film whose thickness is 10 micrometers was thickness-attached to the substrate which finished reduction processing, was made it, the conductor layer was formed, and the ceramic patchboard was obtained. The adhesion force of the ceramic substrate and conductor layer in the obtained ceramic patchboard was measured. Measurement of the adhesion force of this conductor layer was performed using the test piece which joined the tinning copper wire 4 of 0.7mmphi to the conductor layer 2 of 2mm angle formed on the ceramic substrate 1 with solder 3, as shown in drawing 1. In addition, the arrow head in drawing 1 shows the **** direction of a tension test. The measurement result of the acquired adhesion force is shown in Table 1. The result of Table 1 shows that the good adhesion force is acquired in the example 1 - the example 5.

[0030]

[Table 1]

表 1

	セラミック基板 種類	導体層の 密着力 (kg/4mm ²)
実施例 1	9 6 %アルミナ	4. 5
実施例 2	窒化アルミニウム	4. 3
実施例 3	チタン酸バリウム	4. 6
実施例 4	炭化ケイ素	4. 2
実施例 5	ジルコニア	4. 4

[0031] (2) The example which formed the copper content layer, then formed Bi content layer on the copper content layer, and formed the substrate layer (an example 6 - example 15)

After carrying out nucleus attachment which omits surface roughening processing and which has Pd component on various kinds of ceramic substrate front faces shown in Table 2, the copper content layer (metal copper film) of the thickness which performs non-electrolytic copper plating and is shown in Table 2 was formed all over the ceramic substrate front face. Subsequently, it was processed by the etching method so that it might remain only in the part from which this copper content layer serves as a circuit pattern, and patterning of a copper content layer was performed. Then, Bi resinate paste (the product made from N I KEMUKYATTO, #8365, 20% of Bi content) was applied with screen printing all over the substrate, desiccation processing for 10 minutes was performed at 125 degrees C, and Bi content layer was formed. In this way, the substrate layer containing Bi and copper was formed in the circuit pattern section, and the substrate with which only Bi content layer (Cu does not contain) was formed was obtained into parts other than the circuit pattern section.

[0032] Then, the above-mentioned substrate was heat-treated in atmospheric air for 850 degrees C and 1 hour, subsequently to a 80-degree C sodium-borohydride water solution (pH12.5), it was immersed for 5 minutes, and reduction processing was performed. Non-electrolytic copper plating was performed to the substrate which finished reduction processing, and on the aforementioned circuit pattern, thickness thickness-attached the copper-plating film which is 10 micrometers, carried out it, and formed the conductor layer. In addition, since parts other than the circuit pattern section were covered with the simple substance of the oxidation Bi generated by heat treatment (Oxidation Bi is not returned in said reduction processing), the deposit of the non-electrolytic copper plating to the part was not accepted, but it was checked that the part in which only Bi content layer was formed achieves the function of plating resist of non-electrolytic copper plating.

[0033] Subsequently, quick etching of the simple substance layer of the oxidization Bi currently formed in parts other than the circuit pattern section was carried out with the acid solution, and the ceramic patchboard was obtained. The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 - an example 5, and the obtained measurement result is shown in Table 2. The result of Table 2 shows that the good adhesion force is acquired in the example 6 - the example 15.

[0034]

[Table 2]

表 2

	セラミック基板 種類	銅含有層の 厚み (μm)	導体層の 密着力 ($\text{kg}/4\text{mm}^2$)
実施例 6	96%アルミナ	0.05	5.2
実施例 7	96%アルミナ	0.5	5.5
実施例 8	96%アルミナ	1.0	5.0
実施例 9	96%アルミナ	2.0	4.8
実施例 10	96%アルミナ	3.0	4.5
実施例 11	99%アルミナ	0.5	5.3
実施例 12	窒化アルミニウム	0.5	5.5
実施例 13	チタン酸バリウム	0.5	5.7
実施例 14	炭化ケイ素	0.5	4.9
実施例 15	ジルコニア	0.5	5.1

[0035] (3) The example which formed Bi content layer, formed the copper content layer and formed the substrate layer on Bi content layer next (an example 16 – example 25)

After [which screen-stencils Bi resinate paste (the product made from N I KEMUKYATTO, #8365, 20% of Bi content), and dries about various kinds of ceramic substrates which omit surface roughening processing, and which are shown in Table 3 or has Pd component on the front face of a SERAMI@KKU substrate] carrying out nucleus attachment, non-electrolyzed Bi plating was performed and Bi content layer was formed all over the ceramic substrate front face. In addition, the method of forming Bi content layer for every example was carried out as shown in Table 3.

[0036] Subsequently, the copper resinate paste (the product made from N I KEMUKYATTO, #29-B, 6% of Cu content) was used, the copper content layer was formed only in the part used as a circuit pattern, it printed and dried the substrate with which Bi content layer (copper is not contained) was formed was obtained [the substrate layer containing Bi and copper is formed in the circuit pattern section and] into the non-circuit pattern part.

[0037] Then, the above-mentioned substrate was heat-treated in atmospheric air for 850 degrees C and 1 hour, subsequently to a 80-degree C sodium-borohydride water solution (pH12.5), it was immersed for 5 minutes, and reduction processing was performed. Non-electrolytic copper plating was performed to the substrate which finished reduction processing, and on the aforementioned circuit pattern, thickness thickness-attached the copper-plating film which is 10 micrometers, carried out it, and formed the conductor layer. In addition, since parts other than the circuit pattern section were covered with the simple substance of the oxidation Bi generated by heat treatment (Oxidation Bi is not returned in said reduction processing), the deposit of the non-electrolytic copper plating to the part was not accepted, but it was checked that the part in which only Bi content layer was formed achieves the function of plating resist of non-electrolytic copper plating.

[0038] Subsequently, quick etching of the simple substance layer of the oxidation Bi currently formed in parts other than the circuit pattern section was carried out with the acid solution, and the ceramic patchboard was obtained. The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 – an example 5, and the obtained measurement result is shown in Table 3. The result of Table 3 shows that the good adhesion force is acquired in the example 16 – the example 25.

[0039]

[Table 3]

表 3

	セラミック基板 種類	Bi 含有層 の形成法	導体層の 密着力 (kg/4mm ²)
実施例 16	96%アルミナ	レジネート	5.0
実施例 17	96%アルミナ	めっき	4.4
実施例 18	窒化アルミニウム	レジネート	4.9
実施例 19	窒化アルミニウム	めっき	4.3
実施例 20	チタン酸バリウム	レジネート	5.3
実施例 21	チタン酸バリウム	めっき	4.6
実施例 22	炭化ケイ素	レジネート	4.8
実施例 23	炭化ケイ素	めっき	4.2
実施例 24	ジルコニア	レジネート	5.2
実施例 25	ジルコニア	めっき	4.9

[0040] (4) The example which changed Bi content in Bi resinate in the manufacture conditions of the aforementioned example 7 (examples 26-29)

By adjusting the addition of the resin for viscosity control in Bi resinate, the ceramic patchboard was obtained like the aforementioned example 7 (Bi content in used Bi resinate is 20%) except having used Bi resinate made into the amount which shows Bi content in Bi resinate in Table 4. The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 - an example 5, and the obtained measurement result is shown in Table 4 also including the value of an example 7. The result of Table 4 shows that the better adhesion force will be acquired if Bi content in Bi resinate is 10% or more.

[0041]

[Table 4]

表 4

	セラミック基板 種類	レジネート中 の Bi 含有量 (重量%)	導体層の 密着力 (kg/4mm ²)
実施例 7	96%アルミナ	20	5.5
実施例 26	96%アルミナ	15	5.4
実施例 27	96%アルミナ	12	4.8
実施例 28	96%アルミナ	10	2.5
実施例 29	96%アルミナ	5	1.5

[0042] (5) The example and the example of a comparison (the example 30 - the example 33, and the example 1 of a comparison - the example 3 of a comparison) which changed the heat treatment temperature and heat treatment time amount in the manufacture conditions of the aforementioned example 16

Except having made it the conditions which show the heat treatment temperature and heat treatment time amount which are heat-treated in atmospheric air in Table 5, the ceramic patchboard was obtained like the aforementioned example 16 (heat treatment temperature of 850 degrees C). The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 - an example 5, and the obtained measurement result is shown in Table 5 also including the value of an example 16.

[0043] The result of Table 5 shows that the good adhesion force will be acquired if heat treatment temperature is the range which is 600-1100 degrees C. In addition, the thing which set up in this invention and for which suitable heat treatment time amount is set up for every heat treatment temperature is desirable.

[0044]

[Table 5]

<IMG SRC="/NSAPITMP2/web244/IMAGE/20041108144639385308.gif" WIDTH="336" HEIGHT="309"
ALT="ID=000006">

[0045] (6) The example which used the metal copper powder processed using an ethylenediamine system chelating agent as a copper component which forms the substrate layer containing Bi and copper (an example 34, example 35)

In the example 34, the metal copper powder processed using the ethylenediamine system chelating agent was produced by preparing the alkaline saturated water solution of disodium ethylenediaminetetraacetate (it abbreviates to EDTA and 2Na), being immersed in this EDTA and 2Na solution, filtering and drying metal copper powder with a mean particle diameter of 1 micrometer after stirring. Subsequently, this processed metal copper powder 1.05 weight section and the Bi resinate paste (product [made from N I KEMUKYATTO], #8365, 20% of Bi content) 2 weight section were mixed, and the mixed paste was produced. And it replaced with the mixed resinate paste in an example 1, and the ceramic patchboard was obtained like the example 1 except having used this mixed paste. The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 - an example 5, and the obtained measurement result is shown in Table 6 also including the value of an example 1.

[0046] In the example 35, added the sodium borohydride in the non-electrolytic copper plating liquid containing EDTA, non-electrolytic copper plating liquid was made to disassemble into it, and metal copper powder was deposited. Subsequently, the metal copper powder 1.05 weight section and the Bi resinate paste (product [made from N I KEMUKYATTO], #8365, 20% of Bi content) 2 weight section which were obtained were mixed, and the mixed paste was produced. And it replaced with the mixed resinate paste in an example 1, and the ceramic patchboard was obtained like the example 1 except having used this mixed paste. The adhesion force of the conductor layer in the obtained ceramic patchboard is measured by the same approach as the case of the aforementioned example 1 - an example 5, and the obtained measurement result is shown in Table 6.

[0047] The result of Table 6 shows that the still better adhesion force is acquired in the example 34 and the example 35 compared with an example 1.

[0048]

[Table 6]

表 6

	セラミック基板 種類	導体層の 密着力 (kg/4mm ²)
実施例 3 4	9 6 % アルミナ	4 . 8
実施例 3 5	9 6 % アルミナ	5 . 2

[0049]

[Effect of the Invention] In the process of the ceramic patchboard concerning invention of claim 1 and claim 2 Since it has the composition of forming the substrate layer containing Bi and Cu in a ceramic substrate front face, then heat-treating at 600-1100 degrees C in an oxidizing atmosphere, it being immersed into a reducing solution next, carrying out reduction processing, and subsequently performing non-electrolytic copper plating The conductor layer which has the stable firm adhesion force in a smooth ceramic substrate front face can be formed without needing special ambient atmospheres, such as a reducing atmosphere.

[0050] In the process of the ceramic patchboard concerning invention of claim 3 and claim 4, since the part which formed only Bi content layer which plays the role of plating resist since the copper content layer and Bi content layer were formed independently can be prepared, in addition to the above-mentioned effectiveness, the effectiveness that the degree of freedom of process planning increases is also attained.

[0051] Since it is the metal copper powder which deposited from the nonelectrolytic plating liquid containing the metal copper powder by which the copper component which forms a substrate layer was processed using the ethylenediamine system chelating agent, or an ethylenediamine system chelating agent according to the process of the ceramic patchboard concerning invention of claim 5 and claim 6, in addition to the above-mentioned effectiveness, a conductor layer with the still firmer adhesion force can be formed.

[Translation done.]

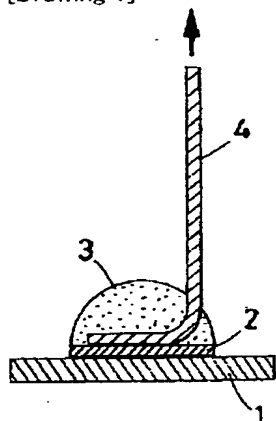
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-125307

(43)公開日 平成8年(1996)5月17日

(51)Int.Cl.*	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/18	A	7511-4E		
	B	7511-4E		
C 2 3 C 18/18				
28/00	E			
28/02				

審査請求 未請求 請求項の数6 O L (全 8 頁) 最終頁に続く

(21)出願番号	特願平6-294092	(71)出願人	000005832 松下電工株式会社 大阪府門真市大字門真1048番地
(22)出願日	平成6年(1994)11月29日	(72)発明者	吉澤 出 大阪府門真市大字門真1048番地松下電工株式会社内
(31)優先権主張番号	特願平6-9146	(72)発明者	高橋 広明 大阪府門真市大字門真1048番地松下電工株式会社内
(32)優先日	平6(1994)1月31日	(72)発明者	川原 智之 大阪府門真市大字門真1048番地松下電工株式会社内
(33)優先権主張国	日本(J P)	(74)代理人	弁理士 佐藤 成示 (外1名)
(31)優先権主張番号	特願平6-203655		
(32)優先日	平6(1994)8月29日		
(33)優先権主張国	日本(J P)		

(54)【発明の名称】 セラミック配線板の製法

(57)【要約】

【目的】 無電解銅めっきを施して導体層を形成するセラミック配線板の製法であって、還元性雰囲気等の特殊な雰囲気を必要とせず、かつ、粗化处理を施していない、平滑なセラミック基板表面に、安定した強固な密着力を持つ導体層を形成することができるセラミック配線板の製法を提供する。

【構成】 セラミック基板に対して、その表面にビスマス及び銅を含有する下地層を形成し、次に酸化性雰囲気中で600～1100℃で熱処理し、次に還元性溶液中に浸漬して還元処理し、次いで無電解銅めっきを施すことを特徴とするセラミック配線板の製法。

【特許請求の範囲】

【請求項1】 セラミック基板に対して、その表面にビスマス及び銅を含有する下地層を形成し、次に酸化性雰囲気中で600～1100℃で熱処理し、次に還元性溶液中に浸漬して還元処理し、次いで無電解銅めっきを施すことを特徴とするセラミック配線板の製法。

【請求項2】 前記のビスマス及び銅を含有する下地層を形成する方法が、ビスマス及び銅の両金属成分を含有する材料をセラミック基板表面にコーティングして形成する方法であることを特徴とする請求項1記載のセラミック配線板の製法。

【請求項3】 前記のビスマス及び銅を含有する下地層を形成する方法が、セラミック基板表面に銅含有層を形成し、次にこの銅含有層上にビスマス含有層を形成する方法であることを特徴とする請求項1記載のセラミック配線板の製法。

【請求項4】 前記のビスマス及び銅を含有する下地層を形成する方法が、セラミック基板表面にビスマス含有層を形成し、次にこのビスマス含有層上に銅含有層を形成する方法であることを特徴とする請求項1記載のセラミック配線板の製法。

【請求項5】 ビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を用いて処理された金属銅粉末であることを特徴とする請求項1から請求項4までのいずれかに記載のセラミック配線板の製法。

【請求項6】 ビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を含有する無電解めっき液から析出した金属銅粉末であることを特徴とする請求項1から請求項4までのいずれかに記載のセラミック配線板の製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば電子部品として利用されるセラミック配線板の製法に関し、特に無電解銅めっきを施して導体層を形成するセラミック配線板の製法に関する。

【0002】

【従来の技術】従来、セラミック基板表面に無電解銅めっきを施して導体層を形成する場合は、フッ酸、リン酸、水酸化ナトリウムなどの高温溶液にセラミック基板を浸漬する化学エッチング法などの方法によってセラミック基板表面を粗面化することにより、いわゆるアンカー効果により導体層とセラミック基板との密着力を確保することが一般的である。

【0003】しかし、セラミック基板表面を粗面化することは高周波特性を損うという問題があるため、極力平滑なセラミック基板表面に、強固に密着している導体層が形成できるセラミック配線板の製法の開発が望まれている。そこで、粗面化せずに、密着性の優れた導体層を

形成できる方法として、無電解銅めっきの前処理や、下地層形成等について種々の研究がなされ、例えば、特公昭63-4336号、特公平4-82043号及び特公平3-69191号等の提案がされている。

【0004】特公昭63-4336号には、Cu、Zn、Cd、Pb又はBiの化合物の少なくとも1種の成分を含むペーストをセラミック基板に塗布し、その後、非酸化性雰囲気中において350～900℃の範囲内の温度で熱処理を施して、Cu、Zn、Cd、Pb、Biの少なくとも1種の金属又は合金の粒子を析出させ、その後、Pd又はPtの少なくとも一方のイオンを含む溶液中で上記金属又は合金の金属の表面をPd又はPtの少なくとも一方に置換する置換処理を施し、さらに無電解めっきによりニッケル、コバルト又は銅の金属電極を形成するセラミック電子部品の製造方法が記載されている。しかし、この場合には非酸化性雰囲気中においての熱処理が必要であるため、製造装置や製造工程が複雑になるという問題点があり、さらに、Pd又はPtの少なくとも一方に置換する置換処理によって、下地層とセラミック基板の密着性が損なわれるためと推定されるが、特公昭63-4336号の実施例にみるように引っ張り強度は最大値でも2.75kg/5φの面積(0.53kg/4mm²)程度であり、近年ではさらなる密着性の向上が求められている。

【0005】特公平4-82043号にはセラミック表面に無電解めっき法により金属薄膜形成後、900～1200℃で熱処理して、セラミックと金属薄膜との間に化学結合を形成させ、その後、化学的にエッチングして該金属薄膜を除去し、その後無電解めっき法によりセラミック表面の金属化を行なう方法が記載されている。しかし、この方法の場合、その密着力は形成される金属薄膜の膜厚に大きく依存する傾向があり、安定した密着力を得ることが困難であるという問題がある。

【0006】また、特公平3-69191号にはアルミナ基板に無電解銅めっきを施し、次いで300～900℃で酸化性雰囲気中で熱処理し、さらに還元性雰囲気中200～900℃で処理し、次いで無電解銅めっきを施し、しかる後電気銅めっきを施す方法が記載されている。しかし、この方法の場合、還元性雰囲気中での処理を行なうため、製造装置や製造工程が複雑になるという問題点や、還元処理が200～900℃と高温で行われるため、得られる金属膜の表面の濡れ性が低くなるためと推定されるが、還元処理を終えた下地層とその上に形成する無電解銅めっき膜間の密着力が不十分であるという問題点があった。

【0007】

【発明が解決しようとする課題】上記の事情に鑑みて、本発明は、無電解銅めっきを施して導体層を形成するセラミック配線板の製法であって、還元性雰囲気等の特殊な雰囲気を必要とせず、かつ、粗化処理を施していな

い、平滑なセラミック基板表面に、安定した強固な密着力を持つ導体層を形成することができるセラミック配線板の製法を開発することを課題としている。

【0008】

【課題を解決するための手段】請求項1に係る発明のセラミック配線板の製法は、セラミック基板に対して、その表面にビスマス及び銅を含有する下地層を形成し、次に酸化性雰囲気中で600～1100℃で熱処理し、次に還元性溶液中に浸漬して還元処理し、次いで無電解銅めっきを施すことを特徴としている。

【0009】請求項2に係る発明のセラミック配線板の製法は、請求項1記載のセラミック配線板の製法において、ビスマス及び銅を含有する下地層を形成する方法が、ビスマス及び銅の両金属成分を含有する材料をセラミック基板表面にコーティングして形成する方法であることを特徴としている。

【0010】請求項3に係る発明のセラミック配線板の製法は、請求項1記載のセラミック配線板の製法において、ビスマス及び銅を含有する下地層を形成する方法が、セラミック基板表面に銅含有層を形成し、次にこの銅含有層上にビスマス含有層を形成する方法であることを特徴としている。

【0011】請求項4に係る発明のセラミック配線板の製法は、請求項1記載のセラミック配線板の製法において、ビスマス及び銅を含有する下地層を形成する方法が、セラミック基板表面にビスマス含有層を形成し、次にこのビスマス含有層上に銅含有層を形成する方法であることを特徴としている。

【0012】請求項5に係る発明のセラミック配線板の製法は、請求項1から請求項4までのいずれかに記載のセラミック配線板の製法において、ビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を用いて処理された金属銅粉末であることを特徴としている。

【0013】請求項6に係る発明のセラミック配線板の製法は、請求項1から請求項4までのいずれかに記載のセラミック配線板の製法において、ビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を含有する無電解めっき液から析出した金属銅粉末であることを特徴としている。

【0014】以下、本発明を詳細に説明する。本発明で用いるセラミック基板の材質としては、例えば、アルミナ、ジルコニア、コージュライト、チタン酸バリウム等の酸化物系のセラミックや窒化アルミニウム、窒化珪素等の窒化物系のセラミックや炭化珪素等の炭化物系のセラミック等があり、特に限定はない。

【0015】上記のセラミック基板の表面にビスマス及び銅を含有する下地層を形成するが、この形成方法としては次の3種類が例示できるが、ビスマス及び銅を含有する下地層が形成できる方法であれば特に限定はない。

①例えばビスマスレジネートペーストと銅レジネートペーストを混合した混合レジネートペースト等のビスマス及び銅の両金属成分を含有する材料をコーティングしてビスマス及び銅が混在する層を単一工程で形成する方法。

②銅含有層を形成し、次に銅含有層上にビスマス含有層を形成することにより、ビスマス及び銅を含有する下地層を形成する方法。

③ビスマス含有層を形成し、次にビスマス含有層上に銅含有層を形成することにより、ビスマス及び銅を含有する下地層を形成する方法。

【0016】そして、ビスマス及び銅を含有する下地層を形成するための、銅含有層、ビスマス含有層並びにビスマス及び銅が混在する層の形成手段に関しては、特に限定はなく、例えば無電解めっき法、スパッタ法、金属ペースト法、有機金属レジネート（またはそのペースト）法等で形成することができる。②及び③の方法のように、銅含有層とビスマス含有層とを独立して形成する方法の場合には、銅含有層は回路パターンとなる部分のみに形成し、ビスマス含有層はセラミック基板の全面に形成するようにすれば、後工程で熱処理、還元処理を順次施した場合に、回路パターン部以外の部分には酸化ビスマス単体（一部金属ビスマスが存在する）が形成される。この酸化ビスマス単体上には、無電解銅めっきは析出せず、また酸化ビスマス単体は酸によってクイックエッチングが可能であるため、無電解銅めっきのめっきレジストの機能をビスマス含有層のみが形成されている部分は果たすことができる。

【0017】また、ビスマス及び銅を含有する下地層を形成するための、銅含有層、ビスマス含有層及びビスマス及び銅が混在する層の厚みについても、特に限定はない。ただし、上記の②のようにセラミック基板の表面に銅含有層を形成し、次に銅含有層上にビスマス含有層を形成する場合には、銅含有層の厚みが0.05～3.0μmの範囲にあることが、最終的に得られる導体層が安定した密着力を有するためには好ましい。

【0018】また、ビスマスレジネートペーストを用いる場合には、ビスマスレジネートペースト中のビスマスの含有率は10重量%以上であることが好ましい。ビスマスの含有率が10重量%未満の場合には、最終的に得られる導体層のセラミック基板に対する密着力が低下するので好ましくない。

【0019】本発明では、セラミック基板表面にビスマス及び銅を含有する下地層を形成した後、熱処理してビスマス及び銅を酸化させる。この熱処理工程により、酸化ビスマスが拡散することにより、ビスマス及び銅を含有する下地層の表面には銅の酸化物が生成する。この熱処理は大気中等の酸化性雰囲気中で600～1100℃の温度で行なうことが重要であり、600℃未満の温度では、最終的に得られる導体層の平滑なセラミック基板

表面に対する密着力が不十分となり、また1100℃を越える温度では銅の熱拡散が顕著となり、次の無電解銅めっき工程において無電解銅めっきの触媒として作用する銅成分がセラミック基板の最表面に残留しないのでやはり密着力が不十分となる。

【0020】本発明では、上記の熱処理を終えたセラミック基板を還元性溶液中に浸漬して還元処理を行う。この工程により、ビスマス及び銅を含有する下地層の表面に存在する銅の酸化物は還元されて金属銅となる。この金属銅がこの後の無電解銅めっき工程での触媒核となり、所望する無電解銅めっきが可能となる。還元性溶液については銅の酸化物を還元するものであればよく、特に限定はないが、例えば、水素化ホウ素塩液、次亜リン酸塩液、ジメチルアミンボラン液などを用いることができる。還元性溶液の温度については、特に限定はないが、室温より高い温度で行うことが還元処理の時間を短縮するには好ましい。

【0021】次いで、上記の還元処理を終えたセラミック基板に無電解銅めっきを施して導体層を形成する。なお、必要に応じて、電気めっき等の方法で金属層をさらにその上に形成して導体層を形成するようにしてもよい。そして、この無電解銅めっきの方法については、特に限定はない。

【0022】さらに、本発明において、前記のビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を用いて処理された金属銅粉末又はエチレンジアミン系キレート剤を含有する無電解めっき液から析出した金属銅粉末であると、最終的に得られる導体層の密着力がさらに高まり好ましい。本発明というエチレンジアミン系キレート剤とは、銅のキレート化合物を形成できるエチレンジアミン系の化学物質を指して、エチレンジアミン系キレート剤としては、特に限定するものではないが、エチレンジアミン四酢酸（以下EDTAと略す）、エチレンジアミン二酢酸等のエチレンジアミン系キレート試薬やエチレンジアミン四酢酸二ナトリウム等のエチレンジアミン系キレート化合物を例示できる。そして、エチレンジアミン系キレート剤を用いて処理する方法としては、特に限定するものではないが、例えば浸漬、塗布、噴霧等の方法が例示できる。

【0023】

【作用】本発明に係るセラミック配線板の製法では、セラミック基板表面にビスマス及び銅を含有する下地層を形成し、次に酸化性雰囲気中で600～1100℃で熱処理するが、この熱処理により酸化ビスマスと銅の酸化物が形成される。酸化ビスマスはセラミック基板へのぬれ性がよく、拡散してセラミック基板に対する密着剤として作用する。また、酸化ビスマスと銅の酸化物は化合物を形成するので、それら同士の密着は強固なものになる。さらに、酸化ビスマスのセラミック基板側への拡散速度は銅の酸化物に比べて速いことから、ビスマス及び

銅を含有する層を前記の①～③のいずれの方法で形成しても、熱処理後のビスマス及び銅を含有する下地層の表面には銅の酸化物層が現れることになる。

【0024】本発明では、熱処理の後、還元性溶液中に浸漬して還元処理し、次いで無電解銅めっきを施す構成となっているので、熱処理後に下地層の表面に現れる銅の酸化物層は還元処理によって金属銅に変わる。この金属銅は、次の工程の無電解銅めっきにおけるめっき触媒として作用する。また、酸化ビスマスの拡散速度が銅の酸化物に比べて速いことは、下地層の膜厚ばらつきが密着力に影響する度合いを軽減する作用をし、安定した密着力が得られるようになる。

【0025】そして、前記の②及び③の方法のように、銅含有層とビスマス含有層とを独立して形成する場合には、ビスマス含有層をセラミック基板の全面に形成し、銅含有層は回路パターンとなる部分のみに形成するようにすれば、ビスマス含有層のみが形成されている部分は、無電解銅めっきが析出しないので、無電解銅めっきのめっきレジストの機能を果たすことができる。

【0026】さらに、本発明において、ビスマス及び銅を含有する下地層を形成する銅成分がエチレンジアミン系キレート剤を用いて処理された金属銅粉末又はエチレンジアミン系キレート剤を含有する無電解めっき液から析出した金属銅粉末であることは、金属銅粉末の表面に銅のキレート化合物が形成されるため、酸化性雰囲気中600～1100℃で熱処理するときの銅の酸化物が完全なCuOとはなりにくく、その結果、次の還元処理で銅の酸化物層が金属銅に確実に変わりやすくなる。従って、還元処理で得られた金属銅は、次の工程の無電解銅めっきにおけるめっき触媒として確実に作用し、かつ形成される銅膜と強固な結合をすることができ、導体層の密着力の向上ができる。

【0027】

【実施例】以下に、本発明の具体的な実施例及び比較例を示す。

【0028】（1）ビスマス（以下Biと略す）及び銅の両金属成分を含有する材料を用いて、コーティングで下地層を形成した実施例（実施例1～実施例5）

表面粗化処理を行っていない、表1に示す各種のセラミック基板表面に、Biレジネートペースト（エヌ・イー ケムキャット社製、#8365、Bi含有率20%）2重量部と銅レジネートペースト（エヌ・イー ケムキャット社製、#29-B、Cu含有率6%）8重量部を混合した混合レジネートペーストを印刷して、回路パターンを形成し、次いで、125℃、10分間の乾燥を行なって、Bi及び銅が混在する下地層を形成した。その後、この基板を850℃、1時間、大気中で熱処理し、次いで80℃の水素化ホウ素ナトリウム水溶液（pH12.5）に5分間浸漬して還元処理を行なった。

【0029】還元処理を終えた基板に、無電解銅めっき

を施し、前記の回路パターン上に厚みが $10\mu\text{m}$ の銅めっき膜を厚付けして導体層を形成し、セラミック配線板を得た。得られたセラミック配線板におけるセラミック基板と導体層との密着力を測定した。この導体層の密着力の測定は、図1に示すように、セラミック基板1上に形成した 2mm 角の導体層2に 0.7mm φのスズめっき銅線4をはんだ3により接合した試験片を用いて行なった。なお図1中の矢印は引張試験の引張方向を示す。得られた密着力の測定結果を表1に示す。表1の結果から、実施例1～実施例5では良好な密着力が得られていることがわかる。

【0030】

【表1】

表1

	セラミック基板 種類	導体層の 密着力 ($\text{kg}/4\text{mm}^2$)
実施例 1	96%アルミナ	4.5
実施例 2	窒化アルミニウム	4.3
実施例 3	チタン酸バリウム	4.6
実施例 4	炭化ケイ素	4.2
実施例 5	ジルコニア	4.4

【0031】(2)銅含有層を形成し、次に銅含有層上にBi含有層を形成して、下地層を形成した実施例(実施例6～実施例15)

表面粗化処理を行っていない、表2に示す各種のセラミック基板表面にPd成分を有する核付けをした後、無電解銅めっきを施し表2に示す厚みの銅含有層(金属銅膜)をセラミック基板表面の全面に形成した。次いで、この銅含有層が回路パターンとなる部分のみに残るようにエッチング法にて加工して、銅含有層のパターニングを行なった。その後、Biレジネートペースト(エヌ・イー ケムキャット社製、#8365、Bi含有率20%)を、基板の全面にスクリーン印刷法により塗布し、 125°C で10分間の乾燥処理を行なってBi含有層を形成した。こうして、回路パターン部にはBi及び銅を含有する下地層が形成され、回路パターン部以外の部分にはBi含有層(Cuは含有していない)のみが形成された基板を得た。

【0032】その後、上記基板を 850°C 、1時間、大気中で熱処理し、次いで 80°C の水素化ホウ素ナトリウム水溶液(pH12.5)に5分間浸漬して還元処理を行なった。還元処理を終えた基板に、無電解銅めっきを施し、前記の回路パターン上に厚みが $10\mu\text{m}$ の銅めっき膜を厚付けして導体層を形成した。なお、回路パターン部以外の部分は熱処理で生成した酸化Biの単体で覆われているため(前記還元処理では酸化Biは還元され

ていない)、その箇所への無電解銅めっきの析出は認められず、Bi含有層のみが形成された部分は無電解銅めっきのめっきレジストの機能を果たすことが確認された。

【0033】次いで、回路パターン部以外の箇所に形成されていた酸化Biの単体層を酸溶液によってクイックエッチングしてセラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例1～実施例5の場合と同様の方法で測定し、得られた測定結果を表2に示す。表2の結果から、実施例6～実施例15では良好な密着力が得られていることがわかる。

【0034】

【表2】

表2

	セラミック基板 種類	銅含有層の 厚み (μm)	導体層の 密着力 ($\text{kg}/4\text{mm}^2$)
実施例 6	96%アルミナ	0.05	5.2
実施例 7	96%アルミナ	0.5	5.5
実施例 8	96%アルミナ	1.0	5.0
実施例 9	96%アルミナ	2.0	4.8
実施例 10	96%アルミナ	3.0	4.5
実施例 11	99%アルミナ	0.5	5.3
実施例 12	窒化アルミニウム	0.5	5.5
実施例 13	チタン酸バリウム	0.5	5.7
実施例 14	炭化ケイ素	0.5	4.9
実施例 15	ジルコニア	0.5	5.1

【0035】(3)Bi含有層を形成し、次にBi含有層上に銅含有層を形成して下地層を形成した実施例(実施例16～実施例25)

表面粗化処理を行っていない、表3に示す各種のセラミック基板について、Biレジネートペースト(エヌ・イー ケムキャット社製、#8365、Bi含有率20%)をスクリーン印刷して乾燥するか、又はセラミック基板の表面にPd成分を有する核付けした後、無電解Biめっきを施して、Bi含有層をセラミック基板表面の全面に形成した。なお、各実施例毎のBi含有層の形成法は表3に示す通りとした。

【0036】次いで、銅レジネートペースト(エヌ・イー ケムキャット社製、#29-B、Cu含有率6%)を用いて、印刷、乾燥して、回路パターンとなる部分のみに銅含有層を形成して、回路パターン部にはBi及び銅を含有する下地層が形成され、非回路パターン部分にはBi含有層(銅は含有していない)が形成された基板

を得た。

【0037】その後、上記基板を850℃、1時間、大気中で熱処理し、次いで80℃の水素化ホウ素ナトリウム水溶液(pH12.5)に5分間浸漬して還元処理を行なった。還元処理を終えた基板に、無電解銅めっきを施し、前記の回路パターン上に厚みが10μmの銅めっき膜を厚付けして導体層を形成した。なお、回路パターン部以外の部分は熱処理で生成した酸化Biの単体で覆われているため(前記還元処理では酸化Biは還元されてい

ない)、その箇所への無電解銅めっきの析出は認められず、Bi含有層のみが形成された部分は無電解銅めっきのめっきレジストの機能を果たすことが確認された。

【0038】次いで、回路パターン部以外の箇所に形成されていた酸化Biの単体層を酸溶液によってクイックエッチングしてセラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例1～実施例5の場合と同様の方法で測定し、得られた測定結果を表3に示す。表3の結果から、実施例16～実施例25では良好な密着力が得られていることがわかる。

【0039】

【表3】

表3

	セラミック基板 種類	Bi含有層 の形成法	導体層の 密着力 (kg/4mm ²)
実施例16	96%アルミナ	レジネート	5.0
実施例17	96%アルミナ	めっき	4.4
実施例18	窒化アルミニウム	レジネート	4.9
実施例19	窒化アルミニウム	めっき	4.3
実施例20	チタン酸バリウム	レジネート	5.3
実施例21	チタン酸バリウム	めっき	4.6
実施例22	炭化ケイ素	レジネート	4.8
実施例23	炭化ケイ素	めっき	4.2
実施例24	ジルコニア	レジネート	5.2
実施例25	ジルコニア	めっき	4.9

【0040】(4)前記の実施例7の製造条件の中の、Biレジネート中のBi含有率を変えた実施例(実施例26～29)

Biレジネート中の粘度調整用樹脂の添加量を調整することで、Biレジネート中のBi含有率を表4に示す量にしたBiレジネートを用いた以外については、前記の実施例7(使用したBiレジネート中のBi含有率は20%)と同様にして、セラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例1～実施例5の場合と同様の方法で測定し、得られた測定結果を実施例7の値も含めて表4に示す。表4の結果から、Biレジネート中のBi含有率が10%以上であればより良好な密着力が得られることがわかる。

【0041】

【表4】

表4

	セラミック基板 種類	レジネート中 のBi含有量 (重量%)	導体層の 密着力 (kg/4mm ²)
実施例7	96%アルミナ	20	5.5
実施例26	96%アルミナ	15	5.4
実施例27	96%アルミナ	12	4.8
実施例28	96%アルミナ	10	2.5
実施例29	96%アルミナ	5	1.5

【0042】(5)前記の実施例16の製造条件の中の、熱処理温度及び熱処理時間を変えた実施例及び比較例(実施例30～実施例33及び比較例1～比較例3)大気中で熱処理する熱処理温度及び熱処理時間を表5に示す条件にした以外については、前記の実施例16(熱処理温度850℃)と同様にして、セラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例1～実施例5の場合と同様の方法で測定し、得られた測定結果を実施例16の値も含めて表5に示す。

【0043】表5の結果から、熱処理温度が600～1100℃の範囲であれば良好な密着力が得られることがわかる。なお、本発明では、設定する熱処理温度毎に適切な熱処理時間を設定することが望ましい。

【0044】

【表5】

表 5

	セラミック基板 種類	熱処理 温度 (℃)	熱処理 時間 (分)	導体層の 密着力 (kg/4mm ²)
実施例 30	96%アルミナ	600	60	4.0
実施例 31	96%アルミナ	700	60	4.6
実施例 16	96%アルミナ	850	60	5.0
実施例 32	96%アルミナ	950	15	5.1
実施例 33	96%アルミナ	1100	5	4.0
比較例 1	98%アルミナ	500	60	0.8
比較例 2	96%アルミナ	1150	60	0.1
比較例 3	98%アルミナ	1150	3	1.0

【0045】(6) Bi 及び銅を含有する下地層を形成する銅成分としてエチレンジアミン系キレート剤を用いて処理された金属銅粉末を使用した例(実施例 34、実施例 35)

実施例 34 では、エチレンジアミン四酢酸二ナトリウム(EDTA・2Na と略す)のアルカリ性飽和水溶液を準備し、平均粒径 1 μm の金属銅粉末をこの EDTA・2Na 溶液に浸漬し、攪拌後、ろ過、乾燥することにより、エチレンジアミン系キレート剤を用いて処理された金属銅粉末を作製した。次いで、この処理された金属銅粉末 1.05 重量部と Bi レジネートペースト(エヌ・イー ケムキャット社製、#8365、Bi 含有率 20%) 2 重量部とを混合して混合ペーストを作製した。そして、実施例 1 における混合レジネートペーストに代えて、この混合ペーストを用いた以外は、実施例 1 と同様にしてセラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例 1～実施例 5 の場合と同様の方法で測定し、得られた測定結果を実施例 1 の値も含めて表 6 に示す。

【0046】実施例 35 では、EDTA を含有する無電解銅めっき液に、水素化ホウ素ナトリウムを添加して、無電解銅めっき液を分解させて、金属銅粉末を析出させた。次いで、得られた金属銅粉末 1.05 重量部と Bi レジネートペースト(エヌ・イー ケムキャット社製、#8365、Bi 含有率 20%) 2 重量部とを混合して混合ペーストを作製した。そして、実施例 1 における混合レジネートペーストに代えて、この混合ペーストを用いた以外は、実施例 1 と同様にしてセラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例 1～実施例 5 の場合と同様の方法で測定し、得られた測定結果を表 6 に示す。

【0047】表 6 の結果から、実施例 34 及び実施例 35 では、実施例 1 に比べてさらに良好な密着力が得られ

ていることがわかる。

【0048】

【表 6】

表 6

	セラミック基板 種類	導体層の 密着力 (kg/4mm ²)
実施例 34	96%アルミナ	4.8
実施例 35	96%アルミナ	5.2

【0049】

30 【発明の効果】請求項 1 及び請求項 2 の発明に係るセラミック配線板の製法では、セラミック基板表面に Bi 及び Cu を含有する下地層を形成し、次に酸化性雰囲気中で 600～1100℃で熱処理し、次に還元性溶液中に浸漬して還元処理し、次いで無電解銅めっきを施す構成となっているので、還元性雰囲気等の特殊な雰囲気を必要とせず、平滑なセラミック基板表面に、安定した強固な密着力を持つ導体層を形成できる。

【0050】請求項 3 及び請求項 4 の発明に係るセラミック配線板の製法では、銅含有層と Bi 含有層とを独立して形成するので、めっきレジストの役割を果たす Bi 含有層のみを形成した部分を設けることができるので、上記の効果に加えて、工程設計の自由度が増すという効果も達成する。

【0051】請求項 5 及び請求項 6 の発明に係るセラミック配線板の製法によれば、下地層を形成する銅成分がエチレンジアミン系キレート剤を用いて処理された金属銅粉末又はエチレンジアミン系キレート剤を含有する無電解めっき液から析出した金属銅粉末であるので、上記の効果に加えて、さらに強固な密着力を持つ導体層を形成できる。

【図面の簡単な説明】

【図1】セラミック基板と導体層との密着力の測定法を示す断面図である。

【符号の説明】

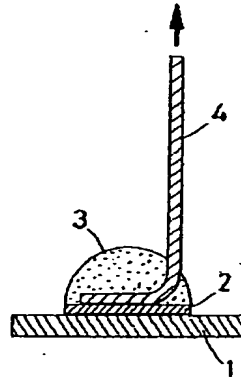
* 1 セラミック基板

2 導体層

3 はんだ

* 4 スズめっき銅線

【図1】



【手続補正書】

【提出日】平成6年12月19日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0045

【補正方法】変更

【補正内容】

【0045】(6) Bi及び銅を含有する下地層を形成する銅成分としてエチレンジアミン系キレート剤を用いて処理された金属銅粉末を使用した例(実施例34、実施例35)

実施例34では、エチレンジアミン四酢酸二ナトリウム(EDTA・2Naと略す)のアルカリ性飽和水溶液を準備し、平均粒径1μmの金属銅粉末をこのEDTA・※

※2Na溶液に浸漬し、攪拌後、ろ過、乾燥することにより、エチレンジアミン系キレート剤を用いて処理された金属銅粉末を作製した。次いで、この処理された金属銅粉末1.05重量部とBiレジネートペースト(エヌ・イーケムキャット社製、#8365、Bi含有率20%)2重量部とを混合して混合ペーストを作製した。そして、実施例1における混合レジネートペーストに代えて、この混合ペーストを用いた以外は、実施例1と同様にしてセラミック配線板を得た。得られたセラミック配線板における導体層の密着力を、前記の実施例1～実施例5の場合と同様の方法で測定し、得られた測定結果を表6に示す。

フロントページの続き

(51)Int.Cl.⁶

H05K 1/03
3/38

識別記号

片内整理番号

B 7511-4E
C 7511-4E

F I

技術表示箇所